

第1章

FPGA/PLDの基礎知識

末吉敏則

ここでは、プログラマブル・デバイスの世界を技術的視点で紹介する。PLD (programmable logic device) を初めて使う方のために、その歴史や最新動向を解説する。とくに、FPGA (field programmable gate array) に分類されるLSIの特徴について述べる。 (編集部)

論理仕様を電氣的にプログラムすることによって、さまざまな論理回路を実現できるLSIを総称して「PLD (programmable logic device)」と呼びます(図1)。PLDはブランク・デバイス状態(プログラムされていない状態)でまとめて量産されるため、半導体メーカからみると大量生産して在庫ができる標準デバイスですが、ユーザの立場からは1個から手でカスタム化できる簡便なASIC (application specific integrated circuit) とも見なせます。

1 FPGA/PLDの歴史と分類

PLDの歴史を表1に示します。歴史を知ることで、最新のFPGAの特徴についても理解が深まります。

PLDが市場に現れてから、すでに四半世紀あまりが経過しました。PLDの「プログラム可能な論理回路」という基本機能は、当初は金属配線により実現させるマスク方式でした。その後、ユーザの手手でプログラムできる機能である“Field Programmable”の特徴が加わり、大きく発展したのです。

● SPLDが登場

1975年、米国Signetics社(現オランダNXP Semiconductors社)からヒューズによってプログラム可能なFPLA (Field Programmable Logic Array) が発表されました。1978年には、ORアレイ固定型でバイポーラ素子を採用して高速性能を実現したPAL (Programmable Array Logic) が米国MMI (Monolithic Memories Inc.) から発表されました。1980年代に入ると、米国Lattice Semiconductor社が低消費電力化のためにCMOS素子を採用し、プログラム素子には電氣的に消去/再書き込み可能なEEPROMを用いた

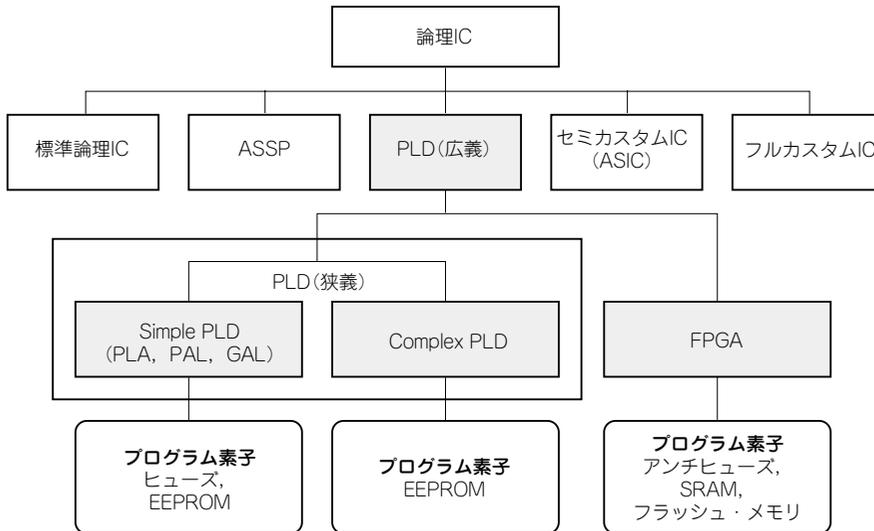


図1 デジタルICにおけるPLDとFPGAの位置づけ

PLDは、広義には論理仕様をプログラム可能なすべてのLSIを意味する。狭義にはプロダクト・ターム構造のプログラマブル・デバイス (Simple PLD, Complex PLD) を指す。プログラム素子は、ヒューズまたはEEPROMである。FPGAは、プログラマブル・デバイスの中で、LUT (look-up table) 構造のように小さな基本論理ブロックを用いたものである。プログラム素子は、アンチヒューズ、SRAM、フラッシュ・メモリである。

GAL (Generic Array Logic) を発表しました。これら単一の AND-OR アレイ構造 (プロダクト・ターム構造) を持つ比較的規模の小さい PLD は、「SPLD (Simple PLD)」と呼ばれています。

● より大規模に

集積回路技術の進歩に伴って、大規模な PLD が作れるようになりました。

1985年、米国 Xilinx 社は、SRAM ベースの LUT (look-up table) に基づく基本論理ブロックをアレイ状に配した「FPGA (field programmable gate array)」を発表しました。一方、SPLD の AND-OR アレイ構造を複数個組み合わせさせた「CPLD (Complex PLD)」が、米国 Altera 社などから発表されました。現在の FPGA/CPLD 時代の幕開けです。

1990年代の前半までは、CPLD が FPGA と並ぶ代表的な大規模 PLD でした。しかし、1990年代後半には SRAM ベースの LUT に基づく FPGA の集積度や性能が急速に向上し、今や大規模 PLD の主役は FPGA となりつつあります。

● FPGA/PLD のプログラム素子

PLD のカスタム化を実現する代表的なプログラム素子と特性を表2に示します。

1) SRAM 方式

SRAM 方式は、MOS トランジスタに SRAM セルを付けて、その導通/不導通をセルの記憶内容によっ