

E

復刻版

エレクトロニクス
実務シリーズ

E l e c t r o n i c s

実用電子回路ハンドブック [1]

このPDFは、CQ出版社発売の「実用電子回路ハンドブック [1] (オンデマンド版)」の一部見本です。

内容・購入方法などにつきましては以下のホームページをご覧ください。

内容 <http://shop.cqpub.co.jp/hanbai/books/52/52111.htm>

購入方法 <http://www.cqpub.co.jp/order.htm>

見本

第1章 半導体素子の種類と特長

電子回路に使用する半導体素子は多くの種類と構造のものがありますが、使用する側から見た場合、それらの種類や特長を十分に生かした回路設計が望まれている点から、ここではおもな半導体の種類や特長について述べます。

半導体材料としては、何といてもシリコンやゲルマニウムが主体となっていますが、このほかにも多くのものがあります。たとえば、化合物半導体などはサーミスタやバリスタなどの主役になっています。これらの半導体を接合数によって分類すると表1-1のようになります。

一般には接合数が一つのダイオードや二つのトランジスタが半導体素子の代表的なものとしてよく知られています。

励起源から見た場合、電圧・電流によるものが大半を占め、光励起による素子も比較的多いことが注目されます。

〈表1-1 接合数による半導体素子の分類〉

| 接合数 | 励 起 源 | | | |
|-----|--|-------------|----------------------|-------|
| | 電 圧・電 流 | 温 度 | 光 | 磁 束 |
| 0 | バリスタ, EL | サーミスタ, ホジスタ | CdSセル | ホール素子 |
| 1 | ダイオード ツェナー・ダイオード バリキャップ UJT, FET など | | フォト・ダイオード 発光ダイオード | |
| 2 | 合金接合トランジスタ エピタキシャル・プレーナ・トランジスタ ダイアック など | | フォト・トランジスタ | |
| 多接合 | SCR, トライアック SSS, SBS, SUS など | | 光PNPN | |

トランジスタ

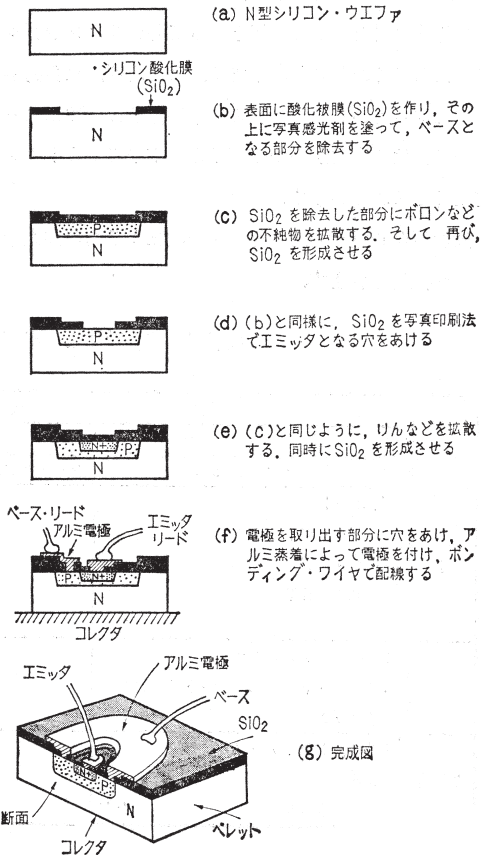
一言でトランジスタといっても、多くの種類や構造のものがあります。ここではよく知られているトランジスタの種類と構造について説明します。トランジスタの構造などは使用者から見た場合、必要がないように思われますが、構造を理解しておく、簡単な定格を見ただけでどんな用途に使用できるかがわかり、数多いトランジスタの規格表から目的に適したトランジスタが選択でき、特長を生かした回路設計ができるでしょう。

●プレーナ・トランジスタ

シリコン・プレーナ・トランジスタは、表面をシリコン酸化膜(SiO₂)で覆って表面の安定化を図り、写真印刷技術と不純物拡散技術とを巧みに組み合わせて作られるもので、エミッタ、ベース、コレクタが同じ表面にできることから“プレーナ”という名称がつけられています。

図1-1はプレーナ・トランジスタの製造工程を示したものです。この図からわかるように、PN接合端が化学的に安定な酸化膜で覆われています。そのため、トランジスタの安定度、信頼性が向上し、ゲルマニウム・トランジスタのように、金属の外囲器に密封することは必ずしも必要でなく、エポキシ樹脂で固めたものもあります。その特長としては、

図1-1 プレーナ・トランジスタの製造工程
 このPDFは、CQ出版社発売の「実用電子回路ハンドブック1(オンデマンド版)」の一部見本です。
 内容 http://shop.cqpub.co.jp/hanbai/books/52/52111.htm
 断面図購入方法 http://www.cqpub.co.jp/order.htm



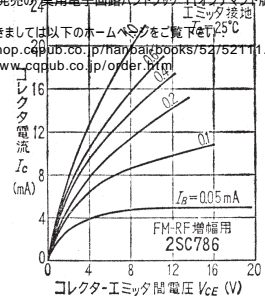
トランジスタ

- (1) 漏れ電流 (I_{CBO} , I_{EBO}) が少ない。
- (2) 低電流でも電流増幅率 h_{FE} が低下しない。
- (3) 雑音指数が小さい。
- (4) 寿命, 信頼性が高い。

などがあげられます。一方、プレーナ・トランジスタの欠点としては、耐圧をある程度高くすること、コレクタ容量 C_c を小さくするためにコレクタ部分のN型半導体に比較的抵抗の高いものを使っています。このため、コレクタ直列抵抗が高くなり、飽和電圧が大きく、大電流での高周波特性やスイッチング特性が悪くなるという欠点があります。

このトランジスタを小信号レベルで使用する場合は、上記のような欠点はさほど問題ではないため、小信号増幅用のトランジスタとして使用されています。また、高周波増幅のフォワードAGCをかける場合、この飽和電圧が大きいのを利用してプレーナ型が使用されます。図1-2はプレーナ・トランジスタのコレクタ特性例を示します。飽和電圧の大きいのがよくわかります。

〈図1-2 プレーナ・トランジスタのコレクタ特性〉



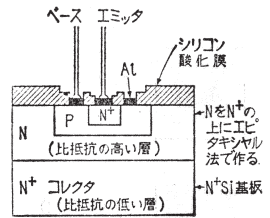
このPDFは、CQ出版社発売の『実用電子回路ハンドブック1(オンデマンド版)』の一部見本です。
 内容: 購入方法などにつきましては以下のホームページをご覧ください。
<http://shop.cqpub.co.jp/hanboku/books/54/52111.htm>
 購入方法 <http://www.cqpub.co.jp/order.html>

◆エピタキシャル・プレーナ・トランジスタ

現在製品化されているトランジスタの大半がエピタキシャル・プレーナ・トランジスタであり、小信号から大信号、低周波から高周波に至るまで、もっとも広く採用されています。

その構造、製造方法は前記のプレーナ・トランジスタとほとんど同じですが、図1-3のようにN型不純物濃度の高いN⁺基体に、基体より不純物濃度が低く、比抵抗の高いN層をエピタキシャル法(気相成長法)によって単結晶を成長させる点が異なります。その後の製造工程はプレーナ・トランジスタと同じですが、コレクタ電極側にN型不純物濃度が高く、比抵抗の低いN⁺層を付加しているため、プレーナ・トランジスタの欠点を著しく改善できるなど、多くの長所を持っています。エピタキシャル・プレーナ・トランジスタの特長として、

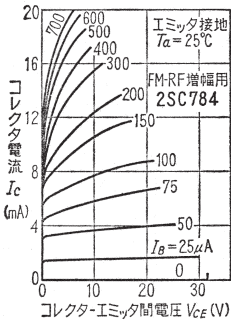
〈図1-3 エピタキシャル・プレーナの構造〉



- (1) 比抵抗と耐圧とはほぼ比例し、コレクタ飽和電圧とはその逆の関係にあるので、比抵抗

の高いN層をコレクタに用いているため、高耐圧が得られ、しかも、比抵抗の低いN⁺層によってコレクタ飽和電圧 $V_{CE(sat)}$ を低くできる。

〈図1-4 エピタキシャル・プレーナ・トランジスタのコレクタ特性〉



このように高耐圧、低飽和電圧が可能であるため大電力増幅、スイッチングに適します。

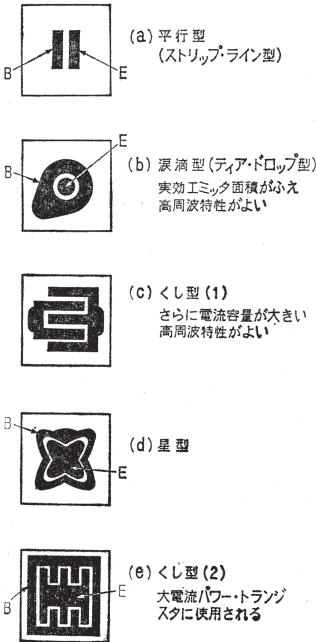
(2) コレクターベース間接合容量が小さい。

接合容量は不純物濃度の平方根にほぼ比例しますが、不純物濃度の低いN層を用いているので、接合容量を小さくできます。

(3) コレクタがN⁺層のため大電流における h_{FE} の低下を小さくでき、 h_{FE} の低下を小さくでき、 h_{FE} の低下を小さくできる。

(4) 表面がシリコン酸化膜 (SiO₂) で覆われているため、安定であり漏れ電流が少なく、しかも、低電流領域での h_{FE} が高い。

〈図1-5 電極構造のいろいろ〉



(5) 表面が安定しているため、外囲気の影響を受けにくく、信頼性が高い。このためエポキシやプラスチック封止が可能であり、量産性が高く、低価格化が可能。などの特長をもっています。

図1-4はエピタキシャル・プレーナ・トランジスタのコレクタ特性を示します。図1-2のプレーナ・トランジスタと比較すると飽和特性のよいのがわかります。

プレーナ・トランジスタやエピタキシャル・プレーナ・トランジスタは、その用途によっていろいろな設計が行なわれます。たとえば、大電力ならば大きな電流を流せる構造にしてやる必要があります。

プレーナ型の拡散トランジスタではエミッタ電流はエミッタ電極周辺部にそって流れ、周辺部から電極中心部に至るにしたがって小さくなるという現象があります。このようなことから、大電力用ではエミッタ面積を大きくするだけでは効果がなく、エミッタ周囲長を長くする設計をする必要があります。このようなことからいろいろな電極構造が考えられ、各メーカーによって名称が付

このPDFは、CQ出版社発売の『実用電子回路ハンドブック 1[オンデマンド版]』の一部見本です。
 内容 購入方法などにつきましては以下のURLをご覧ください。
 内容 http://shop.cqpub.co.jp/hanbai/books/52/52111.htm
 購入方法やお問い合わせはこちらまでお願いいたします。
 http://www.cqpub.co.jp/der.htm

けられており、数多くのパターンがあります。図 1-5 にその代表的なものを示しました。

低雑音トランジスタ

低雑音トランジスタとしては、主としてエピタキシャル・プレーナ・トランジスタが用いられますが、とくに低雑音を実現するために、一般の製法とは異なった方法を用いる場合もあります。しかし、本質的には何ら変わることがなく、むしろそのトランジスタをいかに使用するかが低雑音化の上で大きなウェイトを占めます。

低周波における低雑音トランジスタの製法としては、日立の LTP 法、東芝の PCT 法などがあります。これらの手法について簡単に述べます。

このPDFは、CQ出版社発売の『実用電子回路ハンドブック 1[オンデマンド版]』の一部見本です。
 内容: 購入方法などにつきましては以下のホームページをご覧ください。
 内容: <http://shop.cqpub.co.jp/hanbai/books/52/52111.htm>
 購読方法: <http://www.cqpub.co.jp/order.htm>

LTP は日立の商品名ですが、Low Temperature Passivation の略で、雑音の原因はPN 接合表面の状態が湿気や不純物の影響を受けやすいことから生ずるものとして、その表面を安定な物質で覆うことが着目点となっています。一般のトランジスタと異なる点は、すべての拡散工程が終わった後、酸化膜をいったん除去して表面をきれいにしてから、改めて新しいシリコン酸化膜を形成させるところにあります。LTP は表面安定化のためのシリコン酸化膜が比較的低温でなされるために付けられた名前です。結晶表面に与える熱歪を少なくすることができます。一方、PCT は東芝の商品名ですが、Perfect Crystal device Technology (完全結晶素子技術) の略で、LTP の表面安定化と同時に、欠陥のない結晶を作ることにより低雑音化を得るものです。つまり、雑音は表面だけでなく、半導体内部の結晶の乱れが発生の一因となっているというのです。

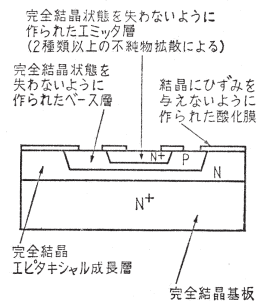
〈図1-6 PCTによる標準的トランジスタの構造〉

PCT によるトランジスタの構造は外観上何ら変わりませんが、その内部を図 1-6 に示します。これらの LTP や PCT によるトランジスタは次のような特長をもっています。

- (1) $1/f$ 雑音、つまり低周波領域での雑音が小さい。
- (2) 低電流領域での h_{FE} の低下が少なく、小電流で使用できる。
- (3) シャ断電流 (I_{CBO} , I_{EBO}) が少なく、信頼性がよい。

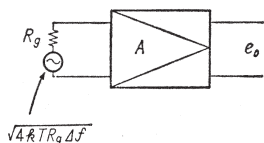
トランジスタの雑音は一般に雑音指数で表わされますが、図

1-7 において雑音指数 F は次のように定義されます。



$$\text{雑音指数 } F = \frac{\text{全出力雑音電力}}{\text{出力雑音電力の信号源抵抗}(R_0)\text{による熱雑音分}} = \frac{e_o^2}{4kT \Delta f R_0 \cdot A^2}$$

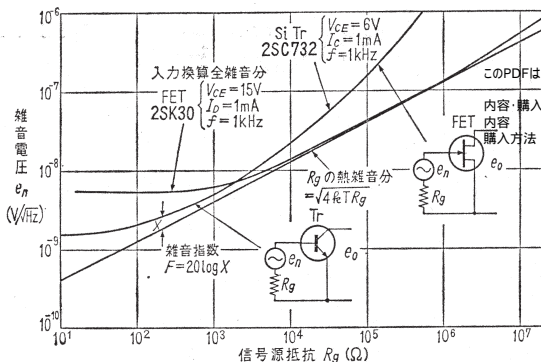
〈図1-7 増幅器の雑音指数〉



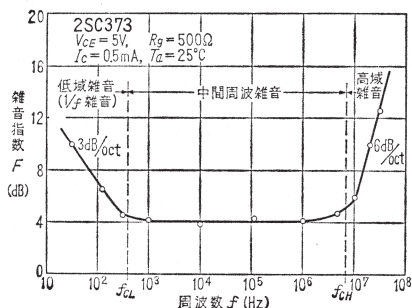
ここで、 e_o は出力雑音電圧、 A は増幅器の利得、 k はボルツマン定数、 T は絶対温度、 Δf は帯域幅を示します。

この式をわかりやすくするために図示すると図1-8のように書けます。つまり、信号源抵抗 R_g による熱雑音分は $\sqrt{R_g}$ に比例し、トランジスタの出力雑音電圧 e_o を入力換算したもの

〈図1-8 入力換算雑音電圧〉



〈図1-9 雑音指数対周波数特性〉



音があります。この雑音は低周波アンプに使用する場合に大きな問題となります。LTPやPCTはこの1/f雑音が小さくなるように設計されていますが、 f_{CL} は一般のトランジスタが数百Hz、LTPやPCTは数十Hzとなります。

したがって、セラミック・カートリッジやコンデンサ・マイクのような高信号源抵抗を要する場合の増幅にはFETが有利であり、電磁型カートリッジなどの増幅にはトランジスタが適するというように、用途に応じて素子を選ぶ必要があります。

($e_o/A=e_n$) を同時に表わしています。雑音指数はこの両者の差ということになります。

トランジスタの雑音指数は、

条件によって変化し、それぞれ特長をもっています。雑音指数の周波数特性を図1-9に示しますが、周波数が低くなると雑音指数が大きくなるという1/f雑音

指数が大きくなるという1/f雑音指数が小さくなるように設計されていますが、 f_{CL} は一般のトランジスタが数百Hz、LTPやPCTは数十Hzとなります。

雑音指数のバイアス条件による変化は R_g - I_E 面に等雑音指数曲線でかく方法が多く用いられます。そして使用する場合は、与えられた R_g に対して最適なバイアス点を選ぶ必要があります。また、逆にバイアス条件が決められている場合は、雑音指数が最小になるように R_g を選

このPDFは、CQ出版社発売の『実用電子回路ハンドブック1(オンデマンド版)』の一部見本です。
内容: 購入方法などについては、<http://shop.cqpub.co.jp/hanbai/books/52/52111.htm>
ht 周波数, cqp 信号源抵抗, 雑音指数, 雑音電圧, 雑音電圧, 雑音電圧, 雑音電圧

●低帰還容量トランジスタ

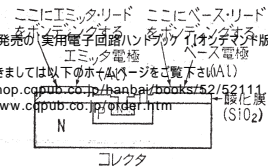
トランジスタを高周波増幅回路に用いる場合、自己発振を起こしたり、不安定になることはよくありますが、これらの原因はすべてコレクタ-ベース間の容量 $C_{re}(C_c)$ による内部帰還によって起こります。したがって、この帰還容量を小さくしてやれば安定となるばかりか、めんどろな中和などが不要となります。そこで考えられたのがこのトランジスタです。

ド付きトランジスタとも呼ばれ、ちょうど真空管の4極管に相当しています。

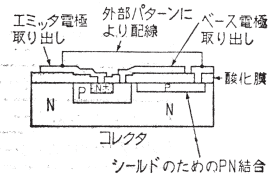
図1-10は一般のプレーナ・トランジスタと、低帰還容量型のプレーナ・トランジスタの構造を示したものです。コレクタ-ベース間の容量は本来のトランジスタ接合容量のほかに、コレクタ表面の酸化膜の中にはさんでできる容量（この容量は金属 Metal, 酸化膜 Oxide と、半導体 Semiconductor の3層からなるため、一般にMOS容量と呼ばれる）を含んでいるわけで、たとえ接合容量を小さく設計しても、MOS容量が小さくならないかぎり全体としては小さくなりません。

リードを取り出すための電極はボンディング・ワイヤの太さに限界があり、小さくすることは不可能です。そこで、MOS容量の中間にシールド電極を入れればよいわけですが、これを具体化したのがこのトランジスタです。構造は図1-10のように電極の下部にPN接合を作り、このP層をエミッタと接続することによりシールドしたもので、その等価回路は図1-11に示したとおりです。

この等価回路からわかるように、コレクタ-ベース間MOS容量と、ベース-エミッタ間MOS容量とはベース-エミッタ間接合容量と並列に入ったことになり、コレクタ-エミッタ間には新たにシールド用ダイオードの容量が並列に入ります。エミッタ接地で用いる場合、ベース-エミッタ間容量やコレクタ-エミッタ間容量は

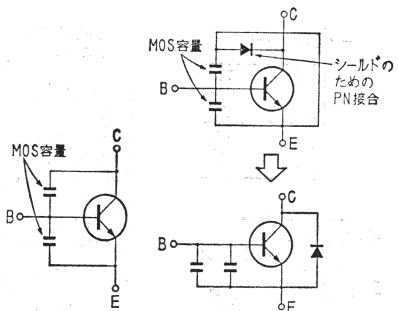


(a) 一般のプレーナ型トランジスタ



(b) 低帰還容量型トランジスタ

〈図1-11 等価回路〉

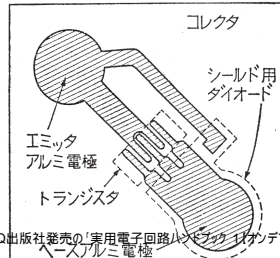


(a) 一般のプレーナ型トランジスタ (b) 低帰還容量トランジスタ

同調回路の同調容量と並列に入ることになり、さほど問題ではありません。

以上の説明のように、この低帰還容量トランジスタは構造上、エミッタ接地回路に用いる場合には帰還容量が非常に小さくなるという特長を生かすことができます。しかし、ベース接地ではコレクター-エミッタ間容量が逆に増加しますので適していません。図1-12はこのトランジスタのペレットの上面パターン図の一例を示します。破線の部分がシールド用ダイオードとなっています。

〈図1-12 低帰還容量トランジスタの上面パターン図の一例〉



このPDFは、CQ出版社発行の『実用電子回路ハンドブック11(ワンテンド版)』の一部見本です。
 内容：購入方法などにつきましては以下のホームページをご覧ください。
 内容 <http://shop.cqpub.co.jp/hanbai/books/52/52111.htm>
 購入方法 <http://www.cqpub.co.jp/order.htm>

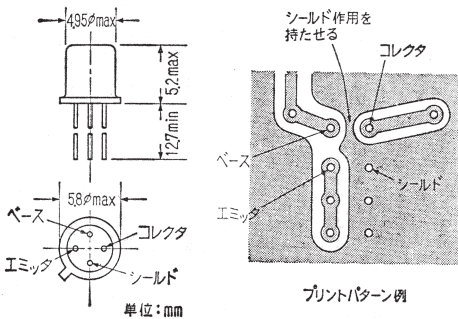
〈表1-2 一般のトランジスタとシールド付きトランジスタの特性比較〉

| 種 | 類 | 型 名 | 電気的特性(標準値) | | |
|---------------|-------|----------|--------------------------------------|----------------------------|---|
| | | | f_T @ $V_{CE}=10V$ $I_C=4mA$ | C_{re} @ $V_{CE}=10V$ | r_{bb} @ $V_{CE}=10V$ $I_C=2mA$ |
| プレーナ型 | 一 般 | 2S C 382 | 600MHz | 1.5 p F | 18Ω |
| | シールド付 | 2S C 997 | 500MHz | 0.13 p F | 20Ω |
| エビタキシャル・プレーナ型 | 一 般 | 2S C 383 | 550MHz | 1.3 p F | 15Ω |
| | シールド付 | 2S C 863 | 750MHz | 0.23 p F | 20Ω |

表1-2は一般のプレーナ・トランジスタと低帰還容量型のプレーナ・トランジスタの電気的特性を比較したものです。この例では C_{re} が一般のプレーナ型が 1.5pF であるのに対し、低帰還型では 0.13pF と約1/10になっています。

一般に安定に得られる電力利得 G_{Ps} は $|y_{fe}| / |y_{re}|$ に比例しますが $y_{re} \approx j\omega C_{re}$ ですから、上

〈図1-13 低帰還容量トランジスタの外形と基板に組み込む場合の例〉



の例でいえば、一般のプレーナ型に比べて約10倍の安定な電力利得が得られることとなります。ところで、トランジスタ素子自体に以上のような工夫をこらして帰還容量を小さくしたところで、その外囲器やプリント基板などへの組み込みの際、この特長が殺されてしまっはせっかくの苦労も水の泡となってしまいます。このため、外囲器はシールド付きの金属ケース TO-72 に封入されてい

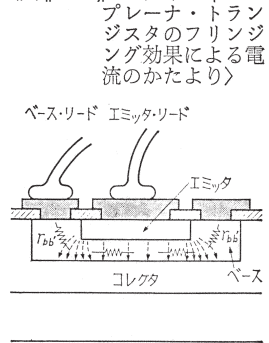
す。また、プリント基板へ組み込む場合は、図1-13のようにコレクター-ベース間の浮遊容量ができるだけ小さくなるように配線、配置する必要があります。この例ではコレクタ電極をアースで囲み、シールド作用をもたせてあります。

オーバレイ・トランジスタ

オーバレイ・トランジスタ (overlay transistor) は高周波で大電力を取り扱う素子として欠くことのできないトランジスタです。このトランジスタはRCA社が開発したもので、周波数特性を悪化させることなく、大きな電流が流れるような構造をしています。

このPDFは、CQ出版社発売の「実用電子回路ハンドブック1[オンデマンド版]」の一部見本です。
内容購入方法につきましては以下のホームページをご覧ください。
http://shop.cqpub.co.jp/hanbai/books/52/52111.htm
http://www.cqpub.co.jp/forde.htm

図1-14は一般のエピタキシャル・プレーナ型のトランジスタの構造ですが、ベース層の中にはベース広がり抵抗 r_{bb}' が分布しています。この r_{bb}' にベース電流が流れると電圧降下を生じ、ベース領域内に電位分布ができます。ベース-エミッタ間電位はエミッタの真下で考えると、中央部よりも周辺部のほうが大きくなり、エミッタ電流がエミッタ電極の周辺の方にかたよることになります。



このような現象をフリンジング効果といいます。また、 f_T を高くするためベース幅を薄く作りますが、そうすると r_{bb}' が大きくなり、フリンジング効果がよけいに現われます。

一方、電流容量を大きくするため、エミッタ面積を大きくすることはエミッタ容量を大きくし、高周波特性を悪化させます。このようなことから、エミッタ接合面積 A_E に比べて、その周囲長 L_E を長くすることが有効であり、 L_E/A_E を大きくとれる構造にしたのがオーバレイ・トランジスタです。

〈図1-15 オーバレイ・トランジスタのペレット・パターン一例〉

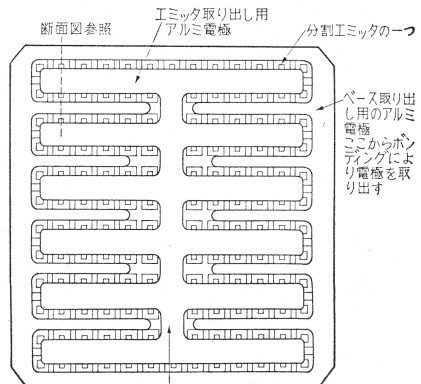


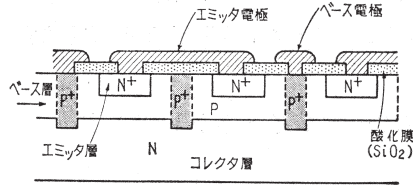
図1-15にオーバレイ・トランジスタのペレット・パターン例を示します。同図のように $13 \times 12 = 156$ 個の小型トランジスタが並列に接続された分割エミッタ構造になっており、有効エミッタ周囲長を大きくしているのがわ

このアルミ電極からボンディングにより電極を取り出す

かります。しかも、この1枚のペレットの大きさが1mm角たらずです。

図1-16にペレットの断面図を示します。つまり、図1-15の破線の部分の断面を示したもので、P+層は不純物濃度が高く、比抵抗が低い層でベース広がり抵抗を低くすることをめざすとともに、分割された各トランジスタ

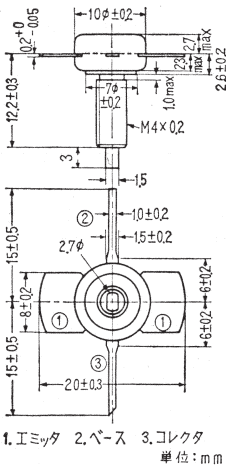
〈図1-16 オーバレイ・トランジスタのペレット断面図〉



のベースを接続するための役割をも果たしています。このPDFは、CQ出版社発売の『実用電子回路ハンドブック 1[オンデマンド版]』の一部見本です。

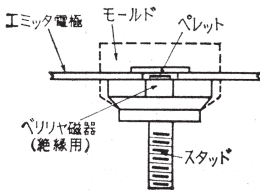
以上のような方法で高周波大電力用に適したペレットを設計するには、大電力を扱いために、そこで発生した熱を有効に外に放散させる必要があります。この熱放散はいかなる外周器を用いるかによって決まります。もう一つ大きな問題があります。それはエミッタ・リードのインダクタンスですが、エミッタ・リード・インダクタンスが大きいと利得が低下するばかりか、大電流での特性を悪化させます。

〈図1-17 外周器の例〉



このようなことから、実際にはエミッタ・リード・インダクタンスが小さく、しかも有効に熱を逃がす外周器として図1-17のような構造のものが多く用いられます。この外周器はストリップ・ライン型フラット・パッケージと呼ばれるもので、プリント基板配線に適する構造になっています。さらに、放熱用のスタッドとコレクタは絶縁されているので、非常に扱いやすくなるわけです。

この方法で製造されたオーバレイ・トランジスタはトランジション周波数 f_T が高く、ベース広がり抵抗 $r_{bb'}$ やコレクタ容量 C_c の小さい高周波特性のすぐれたトランジスタとなり、また、大電流時における f_T や h_{FE} の低下が少なく、コレクタ飽和抵抗の小さい大信号特性のすぐれた特性も兼ねそなえています。



したがって、このトランジスタは周波数が高く、大きな電力を扱う場合に適しており、VHFやUHF帯の送信機出力段や、大きな出力を要する映像増幅段などに使用されます。ただ、このように高周波特性がよいから、思わぬ自己発振や異常発振を起こすことがありますから、回路設計には細

ISBN978-4-7898-5211-1

C3055 ¥3600E

CQ出版社

定価：本体3,600円(税別)



9784789852111



1923055036000

読者のみなさまへ

復刻版「エレクトロニクス実務シリーズ」につきまして

●小社は1964年の雑誌「トランジスタ技術」創刊以来、半導体ならびにエレクトロニクスの応用技術に関する書籍を多く発行してまいりました。しかしながら過去においては、限られた印刷技術により、相応の部数を確保できないと見なした書籍につきまして、採算面の都合から重版を行わず、「重版未定」といたしました。

●近年になってデータのデジタル化および印刷技術の進歩により、少数数での印刷・製本がある程度可能となりました。オンデマンド印刷と呼ばれております。

●一方、ご存知のようにエレクトロニクス技術の進歩は著しく、「トランジスタ技術」創刊のころ主流であったトランジスタやICによるアナログ回路技術、デジタル回路技術は、マイコンの登場以来、ブラックボックス化したり、抽象化して扱う傾向が多くなりました。扱うシステム規模が大きくなってきた所以でもあります。結果、近年の読者の方には、エレクトロニクス創生の頃にあったアナログ回路やデジタル回路技術などの詳細を説明する書籍がたいへん少なくなり、説明不足のお叱りを受けるケースもございました。

●以上のことから、過去多くの好評をいただいた書籍の中から、現代においても十分有用と思われる記事を収録しました書籍に関してのみ、このたび原著作権者の許諾を得て、復刻版として発行することいたしました。みなさまにご活用いただけると幸いです。

このPDFは、CQ出版社発売の「実用電子回路ハンドブック 1【オンデマンド版】」の一部見本です。

内容・購入方法などにつきましては以下のホームページをご覧ください。

内容 <http://shop.cqpub.co.jp/hanbai/books/52/52111.htm>

購入方法 <http://www.cqpub.co.jp/order.htm>

……………この本はオンデマンド印刷技術で復刻しました……………

本書は、過去に小社が発行・販売いたしました書籍を光学式スキャナで読み取り、デジタル化したのち、オンデマンド印刷技術によって復刻版として用意したものです。諸々の事情により、一般書籍としての刊行時とは装丁や価格が異なり、印刷が必ずしも明瞭でなかったり、左右頁にズレが生じていることがあります。また、一般書籍最終版を概ねそのまま再現していることから、記載事項や文章に現代とは異なる表現が含まれている場合があります。事情ご賢察のうえ、ご了承くださいませようお願い申し上げます。

見本