

## PIC内蔵のI<sup>2</sup>C制御ハードウェア(MSSP)を使用した I<sup>2</sup>Cスレーブ制御プログラムの作成

# ハードウェア制御によるI<sup>2</sup>Cスレーブ(PIC)

この章では、PIC内蔵の専用ハードウェア(MSSP)を使用したI<sup>2</sup>Cスレーブのドライバを作成し、第6章で作成したハードウェア駆動のI<sup>2</sup>Cマスタと接続して通信を確認します。

## 7-1 ハードウェア(MSSP)によるI<sup>2</sup>Cスレーブ

PICに内蔵されているMSSPモジュールを使用したハードウェア制御のI<sup>2</sup>Cスレーブ・ドライバと、それをテストするアプリケーションを作成します。スレーブ・テスト用にハードウェア制御のマスタ・アプリケーションも新しく作成し、複数のスレーブをつないでテストをします。

### ● 実験環境

スレーブ用にもう一セットPICボードを用意して、そちらにスレーブ制御プログラムを入れてスレーブ機とします。すでに製作しているマスタの実験機を#1、追加で製作するスレーブの実験機を#2とします。これらの実験機のハードウェアは同じものです。マスタ機にEEPROMのサブ・ボードの代わりにスレーブ機を接続します。なお、マスタ機のアプリケーションも今回新たに作成するプログラムに入れ替えます。この章で作成するのは、PICマスタ・アプリケーション、PICスレーブ・ドライバ、PICスレーブ・アプリケーションの三つになります(PICマスタ・ドライバはEEPROMの実験で使用したものと同一のもの)。

実験機の構成を図7-1に示します。この図ではスレーブは2台になっていますが、最初はスレーブ1台だけで実験します。

### ● I<sup>2</sup>Cスレーブ時のMSSP制御レジスタ

図7-2は、I<sup>2</sup>Cモジュールをスレーブ・モードで使用する際に関係のあるレジスタをまとめたものです。これら以外にも、送受信データのバッファとして8ビットの“SSPBUF”を使います。マスタのときと違い、スタート・コンディションやストップ・コンディションはあまり意識することはありませんが、“SSPIF”がセットされたときに、次にどのような動作をさせるかは“SSPSTAT”レジスタの“D/A”ビットや“R/W”ビットで判断しなければなりません。

“D/A”ビットは、マスタからの受信内容がデータかI<sup>2</sup>Cスレーブ・アドレスかを判断し、“R/W”ビットは、マスタが受信を要求しているのか送信を要求しているのかを判断します。詳細は後述しますが、図7-3(p.100)のフローチャートを参照してください。参考までに、処理を時系列にならべて処理する場合の

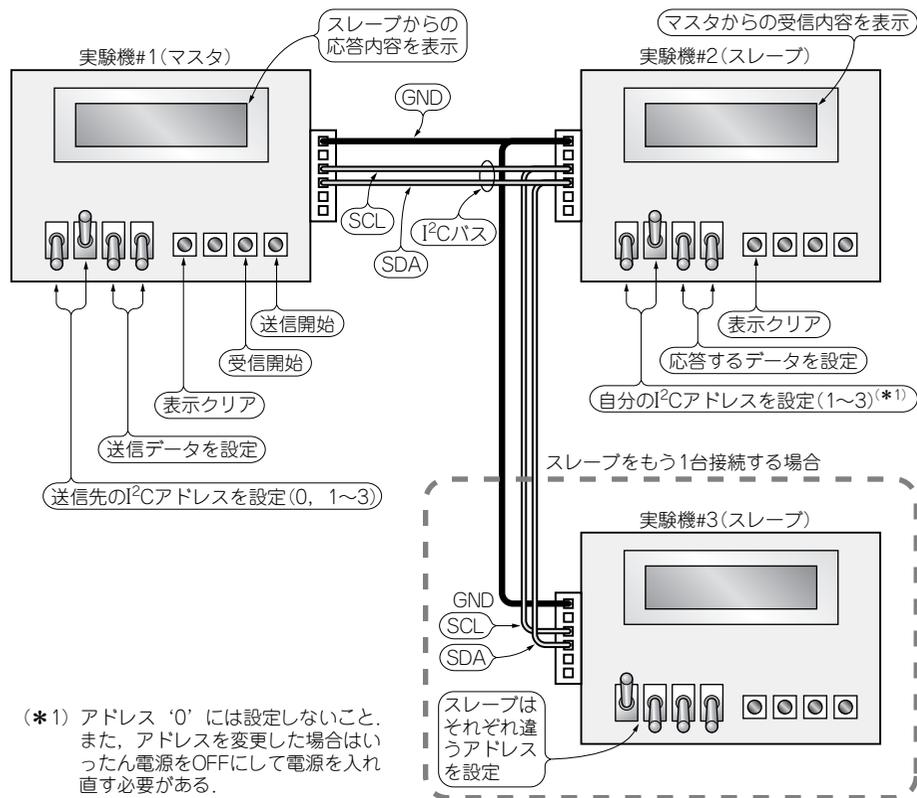


図7-1  
I<sup>2</sup>Cマスター-スレーブ通信実験の構成

スレーブを一つまたは二つ接続する場合の実験機の構成図。実験機#2、#3のアドレスは1～3の範囲で、それぞれ違うものを設定する（“00”はジェネラル・コール・アドレス時のアクセスに使用するため設定しないこと）。

(\*1) アドレス '0' には設定しないこと。また、アドレスを変更した場合はいったん電源をOFFにして電源を入れ直す必要がある。

フローチャートを図7-4に示します。今回こちらのプログラムは作成しませんが、動作を理解する助けにはなるでしょう。

### ● クロック・ストレッチ

マスターからデータを受信し終わった後やマスターへデータを送信し終わった後に、スレーブは自動的にクロック・ストレッチを発生させることがあります（設定や状況により発生しないこともある）。クロック・ストレッチが発生すると、マスターはクロック信号SCLを供給できなくなり、次の送受信を保留してクロック・ストレッチが解除されるのを待ちます。スレーブでは自動的にクロック・ストレッチが発生すると、“SSPCOM”レジスタの“CKP”ビットがクリアされます。送受信の準備ができたなら“CKP”ビットをセットしてクロック・ストレッチを解除します。マスターは、クロック・ストレッチが解除されたのを受けて通信を継続します（図7-5参照）。

クロック・ストレッチの設定オプションは、“SSPCON2”レジスタの“SEN”ビット（マスター動作時はスタート・コンディションの発生に使用するビット）により切り替わります。

### ● ジェネラル・コール・アドレス

PICのMSSPは、I<sup>2</sup>Cのジェネラル・コール・アドレスという機能をサポートしています。これは、一つのI<sup>2</sup>Cマスターから複数のI<sup>2</sup>Cスレーブに同時に同一のデータを一齐に送るというものです。ただし、ス

スレーブ・モード

SSPADD							
スレーブ・アドレス							
b <sub>7</sub>							b <sub>0</sub>

SSPBUF							
送/受信データ							
b <sub>7</sub>							b <sub>0</sub>

SSPSTAT							
SMP	CKE	D/A	P	S	R/W	UA	BF
b <sub>7</sub>							b <sub>0</sub>

SMP ..... スルレート '0' : 400kHz(ハイスピード・モード)/1 : 100kHz  
(スタンダード・スピード)  
CKE ..... SMBus選択 '0' : 使用しない  
D/A ..... '1' : データ/'0' : アドレス  
P ..... '1' : ストップ・ビット検出  
S ..... '1' : スタート・ビット検出  
R/W ..... '1' : リード/'0' : ライト  
UA ..... '1' : 10ビット・アドレス・モード時のアドレス更新  
BF ..... '1' : バッファ(SSPBUF)満/'0' : バッファ(SSPBUF)空

SSPCON							
WCOL	SSPOV	SSPEN	CKP	SSPM3	SSPM2	SSPM1	SSPM0
b <sub>7</sub>							b <sub>0</sub>

WCOL ..... '1' : SSPBUFのライト・コリジョン検出  
SSPOV ..... '1' : レシーブ・データのオーバフロー(レシーブ時のみ)  
SSPEN ..... '1' : MSSPイネーブル(I<sup>2</sup>Cモジュール使用許可)  
CKP ..... '1' : クロック・ストレッチ解除/'0' : クロック・ストレッチ  
SSPM3~0... SSPモード設定  
0111 ..... スレーブ・モード 10ビット・アドレス  
0110 ..... スレーブ・モード 7ビット・アドレス

SSPCON2							
GCEN	ACKSTAT	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
b <sub>7</sub>							b <sub>0</sub>

GCEN ..... '1' : ジェネラル・コール・アドレス有効  
SEN ..... '1' : 送/受信時のクロック・ストレッチ有効  
'0' : 送信時のみクロック・ストレッチ有効

図7-2

**PIC I<sup>2</sup>Cスレーブ・モードで使用するレジスタの一覧**

PICのスレーブ・モードでMSSPを使用する際に使用するレジスタの一覧。

スレーブ側が同機能をサポートしている必要があります。“SSPCON2”レジスタの“GCEN”ビットを‘1’にセットすることで、ジェネラル・コール・アドレスが有効になります。

**● I<sup>2</sup>Cスレーブの制御ルーチン(ドライバ)**

I<sup>2</sup>Cスレーブの制御ルーチン(7ビット・アドレス・モード)は、図7-3のフローチャートの流れになります。マスタのときと違い、動作のきっかけとなるイベントは割り込み要因フラグ“SSPIF”のセットとなるため、処理の入り口は一つで、レジスタやフラグの状態により処理を振り分けるという構造になっています。

なお、図7-3では「スレーブ送受信」処理の中でループしているように書かれていますが、実際はメイン・ループにこのルーチンを組み込んで、メイン・ループでループさせます。詳細は、ソースのリスト7-1(pp.104~105)を参照してください。次に機能ごとに処理を説明します。

**I<sup>2</sup>Cスレーブ初期化**

動作モードは、“SSPCON”レジスタの“SSPM3”～“SSPM0”の4ビットで指定します。スレーブ・アドレスは“SSPADD”へ設定しますが、7ビット・モードの場合、b<sub>7</sub>~b<sub>1</sub>へアドレスの7ビットを

