

## 第1章

## PSpiceによるOPアンプ回路設計の基礎

～シミュレーションを使いこなすためには自分でモデルを作成する～

OPアンプ回路に限りませんが、回路シミュレーションの技を身につけておくと、実験などに手間をかけず回路の細かい挙動を体感することができ、回路設計の効率を著しく向上させることができます。しかし、シミュレーションをする前に知っておくべき重要なことは少なくありません。

## 1.1 —理想OPアンプと現実のOPアンプの違いを確認しておこう

PSpice Lite CQ版では、TORAGIライブラリの中に理想OPアンプIDOPAが、EVALライブラリの中に汎用OPアンプの $\mu A741$ \*1モデルが収録されています。はじめに、この二つのOPアンプ・モデルを使い、理想OPアンプと現実のOPアンプの違いを考察します。

## ● DC解析でオフセット電圧と利得を調べる

PSpiceにおけるDC解析とは、直流電圧や直流電流を変化させて、そのときの出力変化のようすを調べる解析です。

図1-1(a)に示したのは、IDOPAと $\mu A741$ の二つのOPアンプ・モデルに負帰還(NFB: ネガティブ・フィードバック)をかけないで、それぞれの出力変化を調べるための回路です。図(b)がDC解析結果です。入力信号を $-100\mu V$ から $+100\mu V$ にスイープしたときの出力電圧の変化をシミュレーションしています。

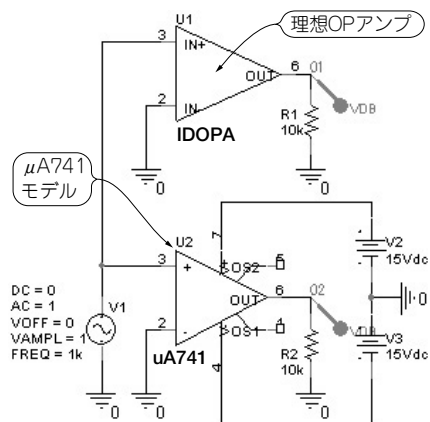
\*1: 最近の技術者に $\mu A741$ と言っても「?」という感じかもしれないが、シニア・エンジニアにはすぐに汎用OPアンプということがわかる。1960年代後半に出現したフェアチャイルド Semiconductor 社のこのICは、位相補償回路を内蔵しており発振しにくいので、誰でも使えるOPアンプとして一世を風靡した。OPアンプを汎用ICにしてしまった有名なICである。

**IDOPA**では、入力0Vのとき出力も0Vになっています。これに対して $\mu\mathbf{A741}$ モデルでは、入力0Vのとき出力が3.7858V、出力0Vのとき入力電圧が $-19.252\mu\text{V}$ とずれています。入力0Vのときは出力も0Vになるのが理想なのですが、現実のOPアンプはこのようにずれています。出力が0Vになるときの入力電圧のずれのことを入力オフセット電圧と呼んでいます。

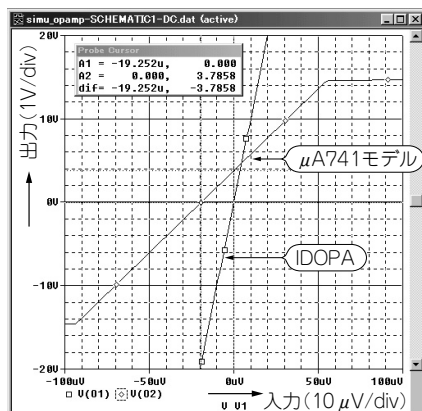
$\mu\mathbf{A741}$ の入力オフセット電圧の標準値は1mV~2mV程度です。つまり、ここでの入力オフセット電圧 $-19.252\mu\text{V}$ は良すぎる値にモデリングされています。一般に、OPアンプのSpiceモデルでは、入力オフセット電圧が標準値よりも良い値でモデリングされていることが多いようです。これから出てくる他のパラメータも同様ですが、シミュレーションの際には、各パラメータがどのようにモデリングされているか確かめておくことが肝心です。

さて、**図1-1(b)**のグラフの傾きを見ると、**IDOPA**では $10\mu\text{V}$ の入力変化に対し、出力が10V変化していることがわかります。これより直流利得が1,000,000倍であることがわかります。対して $\mu\mathbf{A741}$ モデルでは、 $3.7858\text{V} \div 19.252\mu\text{V} \approx 200,000$ 倍になっています。

OPアンプの利得は無限大であることが理想なのですが、この**IDOPA**では無限大にはなっていません。じつはSpiceで解析する場合、利得が大きすぎると内部演算で桁が不足してしまいエラーが発生してしまうのです。このため**IDOPA**は理想OPアンプと言いながらも、Spice解析に都合が良いようにほどほどの利得に設定してあるのです。



(a) シミュレーション回路 [simu\_opamp]



(b) DC特性

〈図1-1〉理想OPアンプIDOPAと汎用OPアンプ $\mu\mathbf{A741}$ モデルの開ループでのDC特性