

## 第7章

## PLL回路設計への応用

～心臓部「ループ・フィルタ」の設計にSPICEを活用しよう!～

本章では、PLL(Phase Locked Loop)の設計にPSpiceを応用する方法について解説します。PLLは、携帯電話などの無線機の局部発振回路やテレビの同期信号の生成、そしてスペクトラム・アナライザを代表とする計測器など、民生機器や産業機器を問わず、広い分野で使用されています。

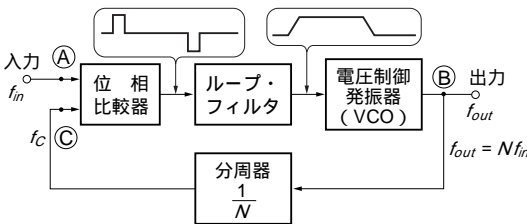
## ループ・フィルタの設計に活用する

図7-1に示すように、PLLは位相比較器、ループ・フィルタ、電圧制御発振器、分周器で構成されており、OPアンプ増幅回路と同様に負帰還回路です。

この図からは複雑な負帰還回路のように見えますが、ループ・フィルタ以外の回路は積分特性を示し、ゲイン・周波数特性は  $-6 \text{ dB/dec.}$ 、位相は  $-90^\circ$  で一定になります。したがって、ループ・フィルタさえうまく設計すれば、安定にそして高速に動作するPLLを作ることができます。

PSpiceは、このループ・フィルタの設計にとっても有効です。

図7-1  
PLL回路の基本ブロック



PLL回路は、入力信号(A)の位相と分周器を通して戻ってくる信号(C)の位相が等しくなるように、VCOの周波数が制御されている