

第 3 章

アーキテクチャ・モデル

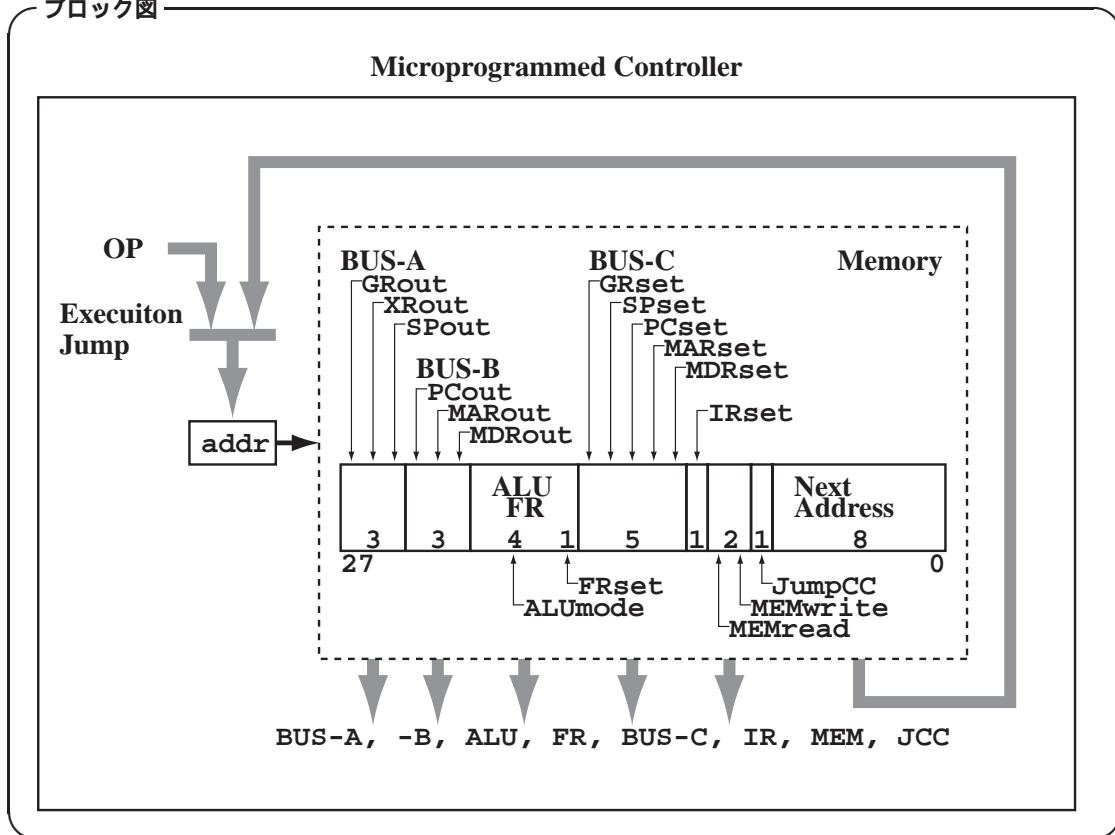
3.1 制御部

制御部は、マイクロプロセッサのデータパスを制御するための信号をクロックに同期して出力します。制御部には、代表的なマイクロプログラム制御とワイヤード・ロジック (布線論理) 制御があります。

マイクロプログラム制御

マイクロプログラム制御は、制御信号をメモリから読み出して出力します。

ブロック図



制御信号は、メモリを読み出すアドレスをクロックに同期して変化させるため、クロックに同期してメモリから出力されるデータです。

また、データパスの各ブロックは、制御部からの制御信号で制御されています。

BUS-A 関連

BUS-A へのレジスタ出力は、信号 GRout , XRout , SPout で制御します。

制御信号	意味 (BUS-A への出力)
GRout=1	命令の GR 部で指定したレジスタを出力
XRout=1	命令の XR 部で指定したレジスタを出力
SPout=1	SP レジスタ (GR4) を出力

BUS-B 関連

BUS-B へのレジスタ出力は、信号 PCout , MARout , MDRout で制御します。

制御信号	意味 (BUS-B への出力)
PCout=1	PC レジスタを出力
MARout=1	MAR を出力
MDRout=1	MDR を出力

ALU 関連

ALU では、**BUS-A** と **BUS-B** のデータを信号 ALUmode で指定する算術論理、およびシフトなどの演算を実行し、結果を **BUS-C** に出力します。また、演算結果のフラグ (FR) は、信号 FRset で制御します。

制御信号	意味 (ALU の制御)
ALUmode=0000-1111	ALU の算術論理演算、シフト・モード
FRset=1	FR に入力

BUS-C 関連

各レジスタへのデータ入力は、信号 GRset , SPset , PCset , MARset , MDRset で制御します。

制御信号	意味 (BUS-C から入力)
GRset=1	命令の GR 部で指定したレジスタに入力
SPset=1	SP レジスタ (GR4) に入力
PCset=1	PC レジスタに入力
MARset=1	MAR に入力
MDRset=1	MDR に入力 (MEMread=1 で D-BUS , MEMread=0 で BUS-C を選択)

IR MEM JCC 関連

命令レジスタへのデータ入力は、信号 IRset で制御します。

メモリのリード、ライトは、信号 MEMread , MEMwrite で制御します。

フラグ (FR) による条件分岐は、信号 JumpCC で指定します。

制御信号	意味 (IR MEM 条件分岐の制御)
IRset=1	IR に入力
MEMread=1	メモリ・リード信号を出力 (D-BUS から MDR へデータ入力)
MEMwrite=1	メモリ・ライト信号を出力 (MDR から D-BUS へデータ出力)
JumpCC=1	FR によって条件分岐 (条件が成立した場合には、PCset=1 と同じ信号)